

PAT-NO: JP02000199912A

DOCUMENT-IDENTIFIER: JP 2000199912 A

TITLE: ACTIVE MATRIX TYPE LIQUID CRYSTAL
DISPLAY DEVICE AND ITS
PRODUCTION

PUBN-DATE: July 18, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
FUJII, KAZUMI	N/A
HOSHI, EIJI	N/A
TAKAHASHI, TAKUYA	N/A
KANEKO, TOSHITERU	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP11001347

APPL-DATE: January 6, 1999

INT-CL (IPC): G02F001/1343, G09F009/00 , G09F009/35

ABSTRACT:

PROBLEM TO BE SOLVED: To produce various kinds of wiring to adequate shapes with a simple production process by forming wiring layers to three-layered structures, arranged with an Mo alloy containing Cr and/or W on both surfaces of Al which is low in resistance.

SOLUTION: This active matrix type liquid crystal display device has a plurality of gate wirings, a plurality of drain wirings intersecting with the

gate wiring, thin-film transistors(TFTs) arranged near the respective intersected parts of a plurality of the gate wiring and a plurality of the drain wirings and pixel electrodes 7 and of which the TFTs have source electrodes 6 connected to the pixel electrodes 7, drain electrodes 6 connected to the drain wiring and gate electrodes 2 connected to the gate wiring. The wiring of at least either of the gate wiring or the drain wiring has the three-layered structures consisting of the Mo alloy containing Cr, the metal consisting essentially of Al and the Mo alloy containing at least Cr.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-199912

(P2000-199912A)

(43)公開日 平成12年7月18日(2000.7.18)

(51)Int.Cl. ⁷	識別記号	F I	テマート*(参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 2
G 0 9 F 9/00	3 4 6	G 0 9 F 9/00	3 4 6 Z 5 C 0 9 4
9/35	3 0 2	9/35	3 0 2 5 G 4 3 5

審査請求 未請求 請求項の数9 O L (全 9 頁)

(21)出願番号 特願平11-1347

(22)出願日 平成11年1月6日(1999.1.6)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 藤井 和美

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 星 栄二

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(74)代理人 100078134

弁理士 武 顯次郎

最終頁に続く

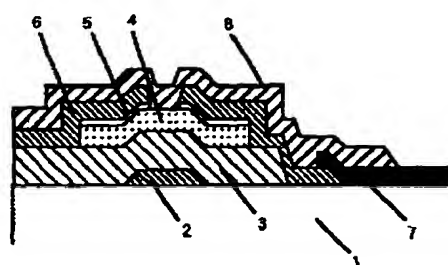
(54)【発明の名称】 アクティブマトリクス型液晶表示装置およびその製造方法

(57)【要約】

【課題】配線層を低抵抗であるAlの両面にCrおよびまたはWを含有するMo合金を配置した三層構造にすることにより、簡易な製造プロセスで各種の配線を適正な形状に製造する。

【解決手段】複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極7を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極6、前記ドレイン配線に接続したドレイン電極6およびゲート配線に接続したゲート電極2を備えたアクティブマトリクス型液晶表示装置において、前記ゲート配線またはドレイン配線の少なくとも一方の配線は、少なくともCrを含有するMo合金、Alを主成分とする金属および少なくともCrを含有するMo合金からなる三層構造を有する。

【図1】



【特許請求の範囲】

【請求項1】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、

前記ゲート配線またはドレイン配線の少なくとも一方の配線は、少なくともCrを含有するMo合金、Alを主成分とする金属および少なくともCrを含有するMo合金からなる三層構造を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、

前記ゲート配線またはドレイン配線の少なくとも一方の配線は、少なくともWを含有するMo合金、Alを主成分とする金属および少なくともWを含有するMo合金からなる三層構造を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、

前記ゲート配線またはドレイン配線の少なくとも一方の配線は、CrおよびWを含有するMo合金、Alを主成分とする金属並びにCrおよびWを含有するMo合金からなる三層構造を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項4】 請求項1および請求項3の何れか1の記載において、

前記Mo合金はCrを0.05ないし7重量%含有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項5】 請求項2ないし請求項3の何れか1の記載において、

前記Mo合金はWを0.02ないし48重量%含有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項6】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、

少なくともCrを含有するMo合金、Alを主成分とする金属および少なくともCrを含有するMo合金を順次積層して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項7】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、

少なくともWを含有するMo合金、Alを主成分とする金属および少なくともWを含有するMo合金を順次積層

して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項8】 第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、

前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、

前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、

CrおよびWを含有するMo合金、Alを主成分とする金属並びにCrおよびWを含有するMo合金を順次積層して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項9】 請求項6ないし請求項8の何れか1の記載において、

前記混酸濃度は、リン酸濃度が12重量%以上で、かつ硝酸濃度が22重量%以下であることを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置に係り、特に簡易な製造プロセスで製造可能なアクティブマトリクス型液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】液晶表示装置は薄型軽量で、かつ低消費電力である等の利点を有するため、パーソナルコンピュータなどのOA機器や情報端末の表示装置として広く採用され、また、それとともに画像表示品位の向上が強く望まれている。

【0003】薄膜トランジスタ(TFT)を用いたTFTアクティブマトリクス型の液晶表示装置は、他の液晶表示装置に比してコントラスト比が高く、応答速度が高い等の利点を有することから、研究開発が活発に進められ、特に表示画面の大型化、高精細化が進展している。

【0004】このような表示画面の大型化、高精細化に伴い、液晶表示装置に用いるTFTアレイベース上のゲ

ート配線およびドレイン配線の配線長は長く、その線幅は狭くなり、これら配線の抵抗値は高くなる。

【0005】前記配線の抵抗が高くなると、配線に印加された駆動信号の波形が歪み、また駆動信号の伝播に遅延が生じるため、表示画像が不均一になり画質の低下を招く。

【0006】すなわち、アクティブマトリクス型液晶表示装置に用いるゲート配線およびドレイン配線の構成材料は、信号パルスの波形歪みを低減するため、電気抵抗の低いことが必要である。またドレイン配線においてはTFTとして用いられるアモルファスシリコンおよび透明電極として用いられるITO(Indium Tin Oxide)膜との電気的接触が良好なことが必要である。

【0007】さらに、これら配線の構成材料はその製造プロセスにおいて、所望の形状に容易にパターンニング可能なこと、および製造プロセス中での化学的安定性が必要である。すなわち、TFTアレイベースはエッチング以外の製造プロセスにおいてもフォトリソ現像液、フォトリソ剥離液等の腐食性の溶液、並びにドライエッチングガスおよびレジスト除去時の酸素アッシャ等の酸化性ガスや腐食性ガスに曝されるので、これらの溶液およびガスに対する化学的安定性が不可欠である。また、製造プロセスにおけるTFTアレイベースの加熱により特性劣化を起こさない程度の耐熱性も必要である。

【0008】これらの要求を満たす配線材料としてAl(アルミニウム)またはAlを主体とした合金を挙げることができる。しかし、Alを単独で使用するすると製造プロセスにおける熱処理の過程でAl配線にヒロックが生じて、配線間の絶縁性能を低下させたり、a-Si(アモルファスシリコン)半導体と反応する等の不具合を生じる。

【0009】従来、この種の問題にはAlにMo(モリブデン)、Zr(ジルコニウム)、Ta(タンタル)などの金属を積層した積層配線を用いることが提案されている。

【0010】

【発明が解決しようとする課題】前記従来のAlにMoなどの金属を積層した積層膜を連続的にエッチングして配線として形成するには、配線の積層数に相当する回数のフォトリソグラフィによるエッチングの工程が必要であり、製造工程が複雑化する。さらにAlおよびMoなどの金属の双方をエッチングすることが可能なエッチング液を用いる場合には、AlとMoなどの金属との間にはエッチング速度に差があるため、適正なエッチングを行うことは困難である。

【0011】図6(a)、(b)および(c)はAlの両面にMoなどの金属を積層した積層配線基板をエッチングした後の断面形状を示す模式図である。

【0012】図(a)において、21はガラス基板、2

10

20

30

40

50

2aはMo薄膜、23はAl薄膜である。ガラス基板21上には順次、Mo薄膜22a、Al薄膜23およびMo薄膜22aを積層し、その後リン酸、硝酸および酢酸の混酸で連続的にエッチングする。

【0013】この場合には、Alに比してMoのエッチング速度が大であるため、図(a)に示すように中央部にAlが残り、配線として使用することはできない。

【0014】図(b)において、21はガラス基板、22bはMo-10重量%Cr(クロム)薄膜、23はAl薄膜である。ガラス基板21上には順次、Mo-10重量%Cr薄膜22b、Al薄膜23およびMo-10重量%Cr薄膜22bを積層し、その後リン酸、硝酸および酢酸の混酸で連続的にエッチングする。

【0015】この場合には、Mo-10重量%Crに比してAlのエッチング速度が大であるため、図(b)に示すようにAlの後退量が大きくて、配線として使用することはできない。

【0016】図(c)は理想的な配線断面形状を示す図であり、21はガラス基板、22cはMoなどの高融点金属薄膜、23はAl薄膜である。

【0017】図(a)および(b)に示す断面形状は図(c)に示す理想的な断面形状と大きく異なる。このように、AlとMoなどの高融点金属との積層膜を連続してエッチングすることによって配線を形成するのは困難であった。

【0018】さらに、ゲート配線およびドレイン配線は、各配線の配線材料およびその厚みが一致していること、換言すれば製造装置にセットした後、配線膜の堆積およびエッチングの工程を経て、製造装置から取り出すまでの配線膜の製造に要する時間が一致していることが製造プロセスを簡略化して製造コストを低減するために望ましい。しかし、従来の配線材料では、堆積した膜の残留応力や電気抵抗および製造プロセスの適合性などの観点から、ゲート配線とドレイン配線を同一金属材料でかつ同一膜厚に形成することは困難であった。

【0019】本発明は、前記種々の問題点に鑑みてなされたもので、配線層を低抵抗であるAlの両面にCrおよびまたはW(タングステン)を含有するMo合金を配置した三層構造構成にして、簡易な製造プロセスで前記各種の配線が同一膜厚で、かつ適正な形状に製造可能な

【0020】

【課題を解決するための手段】本発明は、上記の課題を解決するために次のような手段を採用した。

【0021】第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部

の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、前記ゲート配線またはドレイン配線の少なくとも一方の配線は、少なくともCrを含有するMo合金、Alを主成分とする金属および少なくともCrを含有するMo合金からなる三層構造を有することを特徴とする。

【0022】また、第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、前記ゲート配線またはドレイン配線の少なくとも一方の配線は、少なくともWを含有するMo合金、Alを主成分とする金属および少なくともWを含有するMo合金からなる三層構造を有することを特徴とする。

また、第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置において、前記ゲート配線またはドレイン配線の少なくとも一方の配線は、CrおよびWを含有するMo合金、Alを主成分とする金属並びにCrおよびWを含有するMo合金からなる三層構造を有することを特徴とする。

【0023】また、前記アクティブマトリクス型液晶表示装置において、前記Mo合金はCrを0.05ないし7重量%、好ましくは0.5〜3重量%含有することを特徴とするアクティブマトリクス型液晶表示装置。

【0024】また、前記アクティブマトリクス型液晶表示装置において、前記Mo合金はWを0.02ないし48重量%、好ましくは1〜20重量%含有することを特徴とするアクティブマトリクス型液晶表示装置。

【0025】また、第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間

に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、少なくともCrを含有するMo合金、Alを主成分とする金属および少なくともCrを含有するMo合金を順次積層して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とする。

【0026】また、第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、少なくともWを含有するMo合金、Alを主成分とする金属および少なくともWを含有するMo合金を順次積層して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とする。

【0027】また、第1基板、該第1基板と対向して配置した第2基板、並びに前記第1基板および第2基板間に挟持した液晶とからなり、前記第1基板は、複数のゲート配線、前記ゲート配線と交差する複数のドレイン配線、前記複数のゲート配線と複数のドレイン配線との各交差部の近傍に配置した薄膜トランジスタおよび画素電極を備え、さらに前記薄膜トランジスタは、前記画素電極に接続したソース電極、前記ドレイン配線に接続したドレイン電極およびゲート配線に接続したゲート電極を備え、前記第2基板は、前記画素電極に対向した面に対向電極を備えたアクティブマトリクス型液晶表示装置の製造方法において、CrおよびWを含有するMo合金、Alを主成分とする金属並びにCrおよびWを含有するMo合金を順次積層して三層構造を形成した後、該三層構造をリン酸、硝酸および酢酸からなる混酸によりエッチングして前記ゲート配線またはドレイン配線の少なくとも一方の配線を形成することを特徴とする。

【0028】また、前記アクティブマトリクス型液晶表

示装置の製造方法において、前記混酸濃度は、リン酸濃度が12重量%以上で、かつ硝酸濃度が22重量%以下であることを特徴とする。

【0029】

【発明の実施の形態】以下に、本発明の第1の実施形態を図1ないし図2を用いて説明する。なお、ゲート電極およびソース/ドレイン電極と、ゲート配線およびソース/ドレイン配線はそれぞれ同一構成であるから、ゲート電極およびソース/ドレイン電極を例にとって以下説明する。

【0030】図1は本実施形態に係る液晶表示装置の部分断面図、図2は本実施形態に係る液晶表示装置の製造プロセスを示すフローチャートである。

【0031】図1において、1はガラス基板、2はゲート電極、3はゲート絶縁膜、4はa-Si:H膜、5はn+型a-Si膜、6はソース/ドレイン電極、7は画素電極、8は絶縁保護膜である。

【0032】次に、図2を参照して製造プロセスを説明する。

【0033】まず、ステップS1において、よく洗浄したガラス基板1を2つのカソードを有するDCマグネトロンスパッタ装置内に設置し、前記2つのカソードにそれぞれMo-Cr合金ターゲットおよびAlターゲットを取り付ける。Mo-Cr合金ターゲット中のCr組成は5%であった。次いで基板温度130℃で、Mo-Cr合金ターゲットおよびAlターゲットを交互にスパッタリングして、前記ガラス基板1上にMo-Cr合金薄膜/Al薄膜/Mo-Cr合金薄膜の3層積層膜をこの順序で連続して堆積した。堆積膜の膜厚は、Mo-Cr合金膜がそれぞれ50nm、Al膜が200nmの合計300nmの膜厚であった。

【0034】ステップS2において、前記3層積層膜をフォトリソエッチングによって、同時にエッチングしてゲート電極4に加工した。この時のエッチング液はリン酸、硝酸および酢酸の混酸であり、この混酸を用いて40℃でエッチングした。エッチング後の電極断面を電子顕微鏡により観察した結果、図6(c)の形状にエッチングされていることが確認できた。ゲート電極をこの断面形状に加工することにより、ゲート電極の上層に堆積する薄膜のカバレッジが良好になる。

【0035】ステップS3において、前記基板1を図示しないRFプラズマCVD装置内に設置し、ゲート絶縁膜3を構成するSiN層を形成した。SiN層は、SiH₄、NH₃およびN₂の混合ガスを原料として用い、基板温度280℃で300nmの膜厚に堆積した。次いで同じRFプラズマCVD装置内の別のチャンバで半導体層のa-Si:H膜4を形成した。a-Si:H膜4は、SiH₄を原料ガスとして用い、基板温度250℃で220nmの膜厚に堆積した。さらに前記基板を別のチャンバに移して、該基板上にP(リン)を過剰にドー

ブしたn+型a-Si:H膜5を形成した。n+型a-Si:H膜5は、SiH₄、PH₃およびH₂の混合ガスを原料として用い、基板温度230℃で50nmの膜厚に堆積した。

【0036】ステップS4において、ドライエッチング法によりn+型a-Si:H膜5および半導体層のa-Si:H膜4をTFT形状にパターニングした。

【0037】ステップS5において、ドライエッチング法により、同様にゲート絶縁膜3を加工し、画素電極7およびゲート電極2引き出しのためのスルーホールを形成した。

【0038】ステップS6において、ゲート絶縁膜3およびn+型a-Si:H膜5上に、前記ゲート電極の作成時と同様の方法で、Mo-Cr合金薄膜/A1薄膜/Mo-Cr合金薄膜の3層積層膜を連続してこの順序で堆積した。

【0039】ステップS7において、前記3層積層膜3をフォトリソエッチングにより加工してソース/ドレイン電極6を形成した。

【0040】ステップS8において、ドライエッチング法によりn+型a-Si:H膜5を一部除去しTFTチャンネルを形成した。

【0041】ステップS9において、マグネトロンスパッタ法により、基板温度200℃でITO膜を堆積した。

【0042】ステップS10において、フォトリソエッチングによりITO膜を加工して画素電極7を形成した。

【0043】ステップS11において、ソース/ドレイン電極等の上に絶縁保護膜10となるSiN膜をRFプラズマCVD法により作成した。RFプラズマCVDは、SiH₄、NH₃およびN₂の混合ガスを原料として用い、基板温度280℃でSiN膜を300nmの膜厚に堆積した。

【0044】ステップS12において、ドライエッチング法によってガラス基板1周囲の保護性絶縁膜10を除去して、電極端子を露出させると共に画素電極部分にスルーホールを形成した。

【0045】以上の工程によってTFTアレイ基板を作成した。この方法によると、従来製作工程中にしばしば生じていた基板の割れや膜の剥離等の問題は全く発生しなかった。

【0046】このようにして作成したTFTアレイ基板と、基板の表面全面に対向電極を形成した基板とを対向し、その間に液晶材料を封入して液晶表示パネルを完成させた。液晶表示パネルの点灯状態を調べた結果、画素の欠陥はほとんどないことを確認した。

【0047】以上説明したように本実施形態によれば、ゲート電極、あるいはソース/ドレイン電極を形成するため3層積層膜を同時にエッチングして電極を形成できるため、3層積層膜の各層を各々別のエッチング液でエ

ッチングして電極を形成していた従来の方法に比してエッチング工程を1/3以下に短縮でき、スルーホートを向上できると共に設備投資費用や装置のメンテナンス費用を削減でき、液晶表示装置のコストの低減が可能になる。

【0048】次に、本発明の第2の実施形態を図3を用いて説明する。

【0049】図3は、本発明の第2の実施形態に係る液晶表示装置の断面図である。図において、1はガラス基板、2はゲート電極、3はゲート絶縁膜、4はa-Si:H膜、6はソース/ドレイン電極、7は画素電極、8は絶縁保護膜である。

【0050】次に製造プロセスを説明する。

【0051】まず、ステップS1において、よく洗浄したガラス基板1を2つのカソードを有するDCマグネトロンスパッタ装置内に設置し、前記2つのカソードにそれぞれMo-Cr合金ターゲットおよびA1ターゲットを取り付ける。Mo-Cr合金ターゲット中のCr組成は5%であった。次いで基板温度130℃で、Mo-Cr合金ターゲットおよびA1ターゲットを交互にスパッタリングして、前記ガラス基板1上にMo-Cr合金薄膜/A1薄膜/Mo-Cr合金薄膜の3層積層膜をこの順序で連続して堆積した。堆積膜の膜厚は、Mo-Cr合金膜がそれぞれ50nm、A1膜が200nmの合計300nmの膜厚であった。

【0052】ステップS2において、前記3層積層膜をフォトリソエッチングによって、同時にエッチングしてソース/ドレイン電極6に加工した。この時のエッチング液はリン酸、硝酸および酢酸の混酸であり、この混酸を用いて40℃でエッチングした。エッチング後の電極断面を電子顕微鏡により観察した結果、図6(c)の形状にエッチングされていることが確認できた。

【0053】ステップS3において、ガラス基板1をRFプラズマCVD装置内に配置し、ソース/ドレイン電極6との電気接触を取るためにPH₃プラズマ処理を施した後、半導体層のa-Si:H膜4を形成した。a-Si:H膜4は、SiH₄を原料ガスとし、基板温度250℃で18nmの膜厚に堆積した。液晶表示装置パネルの完成後にTFTのオフ電流を増大させる原因となる光電流を抑制するため、a-Si:H膜4の膜厚は、前記第1の実施形態の場合とは異なり薄くする必要がある。

【0054】ステップS4において、ゲート絶縁膜3であるSiNを形成する。SiN層は、SiH₄、NH₃およびN₂の混合ガスを原料として用い、基板温度250℃で300nmの膜厚に堆積した。

【0055】ステップS5において、Mo-Cr合金薄膜/A1薄膜/Mo-Cr合金薄膜の3層積層膜を前記ソース/ドレイン電極6と同様の方法により連続して堆積した。堆積条件は、基板温度130℃、Mo-Cr合金膜がそれぞれ50nm、A1膜が200nmの合計3

00nmの膜厚である。

【0056】ステップ6において、前記3層積層膜をホトエッチングによって、同時にエッチングしてゲート電極2を作製した。このときのエッチング条件は、ゲート電極とソース/ドレイン電極との間の電氣的短絡を防止するのに必要な距離を保つために、ゲート電極のエッチング時間をソース/ドレイン電極のエッチング時間より長くする。

【0057】ステップS7において、マグネトロンスパッタ法により、基板温度200℃でITOを堆積した後、10フォトエッチングにより画素電極7をパターンニングした。

【0058】ステップS8において、ゲート電極2、ゲート絶縁膜3、ソース/ドレイン電極6等の上に、絶縁保護膜10となるSiN膜をRFプラズマCVD法により形成した。SiN膜は、SiH₄、NH₃、N₂の混合ガスを原料として用い、基板温度250℃で300nmの膜厚に堆積した。

【0059】ステップS9において、ドライエッチング法によって基板周囲の絶縁保護膜10を除去して、電極端子を露出させると共に画素電極部分にスルーホールを形成した。

【0060】以上の工程によってTFTアレ基基板を作成した。この方法によると、従来製作工程中にしばしば生じていた基板の割れや膜の剥離等の問題は全く発生しなかった。

【0061】このようにして作成したTFTアレ基基板と、基板の表面全面に対向電極を形成した基板とを対向し、その間に液晶材料を封入して液晶表示パネルを完成させた。液晶表示パネルの点灯状態を調べた結果、画素の欠陥はほとんどないことを確認した。

【0062】上述した実施形態では、5%のCrを含有したMo-Cr合金ターゲットを用い、Mo-5重量%Cr合金薄膜/Al薄膜/Mo-5重量%Cr合金薄膜の3層積層膜を形成したが、さらに合金化元素の種類やその添加量の影響について広範囲に検討した。

【0063】まず、スパッタリング法による合金組成の影響を検討するために、Moターゲットに添加元素となる金属の薄片を置き、その面積率で組成を制御する方法を採用した。具体的には、直径4インチのMoターゲットに5mm×5mm×1mmの合金化金属の薄片を4～30個置いてスパッタリングした。但し、合金化元素の添加量が5重量%以下に関しては、本方法では堆積した薄膜中への添加元素の分布が均一でなくなるために、各々合金ターゲットを用いて検討した。合金薄膜の組成は誘導結合プラズマ分光法を用いて分析した。合金化元素としては、合金薄膜中に異なる相が析出して不均一になることを防ぐためにMoと全率固溶する金属であるCr、Nb、Ta、W、Vを選び、予備検討して特に効果が著しかったCr、Wに関して詳細に合金組成の影響を

検討した。

【0064】具体的な検討方法としては、2つのカソードを有するDCマグネトロンスパッタ装置にガラス基板を設置した後に、 2×10^{-6} Torr以下まで排気し、基板温度130℃で金属薄膜を堆積した。スパッタリング条件は、Arガスを1.4mTorrを導入し、DCパワー500Wで固定した。2つのカソードには、上記のMoターゲットとAlターゲットを取り付け、Mo合金薄膜/Al薄膜/Mo合金薄膜の3層積層膜を連続して堆積した。膜厚はMo合金膜がそれぞれ50nm、Al膜が200nmの合計300nmとした。この3層積層膜をリン酸、硝酸、酢酸の混酸をエッチング液としてフォトエッチングによって、同時にエッチングして電極に加工した。このときの液温は40℃であった。この電極断面を電子顕微鏡により観察して断面形状を判定した。

【0065】図4は、エッチング後の断面形状を観察した結果をまとめた表である。Crの添加量が少なき、あるいはWの添加量が少なきときは、いずれの場合にも断面は図6(a)の形状にエッチングされ、一方Crの添加量が多いとき、あるいはWの添加量が多いときは、いずれの場合にも図6(b)の形状にエッチングされることが電子顕微鏡による観察からわかった。そして、図6(c)の形状にエッチングできる合金化元素の添加量として、Crでは0.05重量%から7重量%、Wでは0.02重量%から48重量%の範囲にあることを見いだした。

【0066】次に上記と同様の方法でエッチング液組成の検討をした。Crを0.05重量%から7重量%、あるいはWを0.02重量%から48重量%含有するMo合金、さらにCrとWの両方の金属を添加したMo合金とAlの3層積層膜を用いた。

【0067】まず始めにリン酸及び硝酸の濃度範囲を検討した。85重量%の濃リン酸と65重量%の濃硝酸と水を混合してエッチング液を調整、液温40℃でエッチングしてその断面を電子顕微鏡で観察して濃度範囲を決定した。

【0068】図5は、リン酸、硝酸、水の三元組成図上に図6(c)の形状にエッチングできた領域を示した図である。合金組成により最適なエッチング液組成は異なるが、85重量%濃リン酸が15%以上でかつ65重量%硝酸が35%以下の領域、すなわちリン酸濃度が12重量%以上でかつ硝酸濃度が22重量%以下の領域がエッチング液の組成として適していることを見いだした。

【0069】さらにこのエッチング組成の領域で酢酸の濃度範囲を検討するために、99%の氷酢酸を添加することによりエッチング液組成を変えて検討した結果、何れの添加量でも図6(c)の形状にエッチング出来ることを見いだした。このことから、酢酸は断面形状を変化させる作用がないことがわかった。

【0070】

【発明の効果】以上説明したように、本発明によれば、配線層を低抵抗であるAlの両面にCrおよびまたはWを含有するMo合金を配置した三層構造構成にしたので、簡易な製造プロセスで前記各種の配線が適正な形状で製造可能なアクティブマトリクス型液晶表示装置およびその製造方法を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る液晶表示装置の部分断面図である。

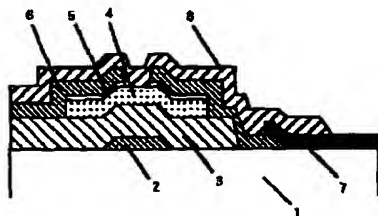
【図2】本発明の第1の実施形態に係る液晶表示装置の製造プロセスを示すフローチャートである。

【図3】本発明の第2の実施形態に係る液晶表示装置の部分断面図である。

【図4】エッチング後の断面形状に及ぼす合金化金属の

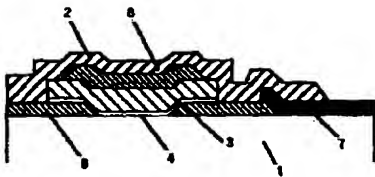
【図1】

【図1】



【図3】

【図3】



【図4】

【図4】

合金化	濃度 (wt%)												
元素	0	0.01	0.02	0.05	0.1	1	2	5	7	10	20	40	50
Cr	×	×	×	△	○	○	○	○	○	×	—	—	—
W	×	×	×	○	○	○	○	○	○	○	○	○	△

添加量の影響を示す図である。

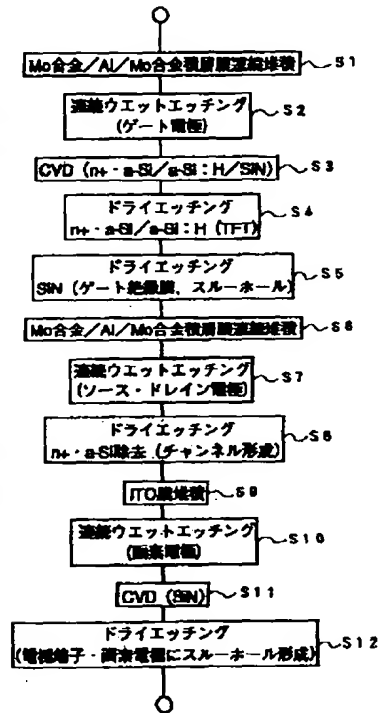
【図5】エッチング後の断面形状に及ぼすエッチング液組成の影響を示す図である。

【図6】積層配線基板をエッチングした後の断面形状を示す模式図である。

【符号の説明】

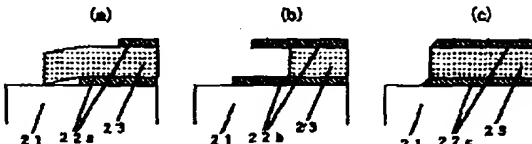
- 1 ガラス基板
- 2 ゲート電極
- 3 ゲート絶縁膜
- 10 4 a-Si:H膜
- 5 n+型a-Si膜
- 6 ソース/ドレイン電極
- 7 画素電極
- 8 絶縁保護膜

【図2】



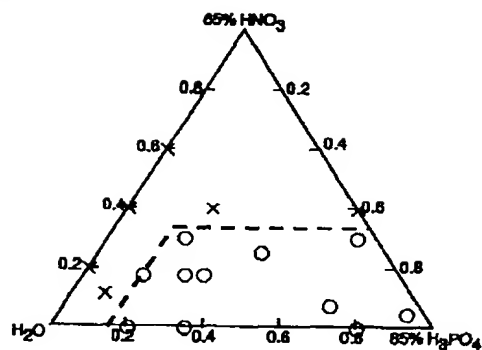
【図6】

【図6】



【図5】

【図5】



フロントページの続き

(72)発明者 高橋 卓也

茨城県日立市大みか町七丁目1番1号 株

式会社日立製作所日立研究所内

(72)発明者 金子 寿輝

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

Fターム(参考) 2H092 JA26 JA35 JA36 JA39 JA40

JB57 KA05 KA12 KA15 KB04

KB24 MA03 MA05 MA18 MA37

NA27

5C094 AA04 AA21 AA43 AA55 BA03

BA43 CA19 DA13 DB04 EA04

EA07 EA10 FA02 FB02 FB12

GB10 JA01

5G435 AA17 BB12 CC09 HH12 KK05